

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 09145749
PUBLICATION DATE : 06-06-97

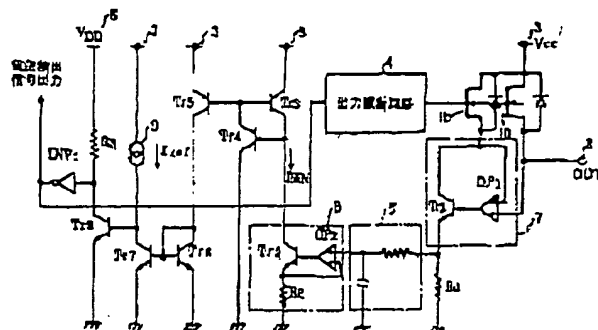
APPLICATION DATE : 29-11-95
APPLICATION NUMBER : 07311037

APPLICANT : TOYOTA MOTOR CORP;

INVENTOR : HATTORI MASAYUKI;

INT.CL. : G01R 19/00 H03F 3/343 H03K 17/08

TITLE : CURRENT DETECTION CIRCUIT



ABSTRACT : PROBLEM TO BE SOLVED: To accurately detect the output current of a power MOS.

SOLUTION: A sensing MOS 1b is provided in parallel with a power MOS 1a and a voltage between the terminals of both MOS's is made constant by a feedback circuit 7. Also, a low-pass filter 5 is provided at the output terminal of the sensing MOS 1b to eliminate ripple current when the power MOS 1a is subjected to PWM drive. A constant current circuit 8 is provided at the output terminal of the low-pass filter 5 for flowing a sensing current I_{SEN} and the sensing current is mirrored by current mirror circuits Tr3, Tr4, and Tr5 and is compared with a reference current I_{ref} by comparison circuits Tr6, Tr7, and Tr8 and is outputted as a detection signal. Since current is compared, a detection circuit is strong against EMI noise. Also, since current can be easily compared with a plurality of reference currents by current mirror, an output current can be accurately detected.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-145749

(43) 公開日 平成9年(1997)6月6日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 19/00			G 0 1 R 19/00	B
H 0 3 F 3/343			H 0 3 F 3/343	A
H 0 3 K 17/08		9184-5K	H 0 3 K 17/08	C

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平7-311037

(22) 出願日 平成7年(1995)11月29日

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市トヨタ町1番地

(72) 発明者 服部 雅之

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

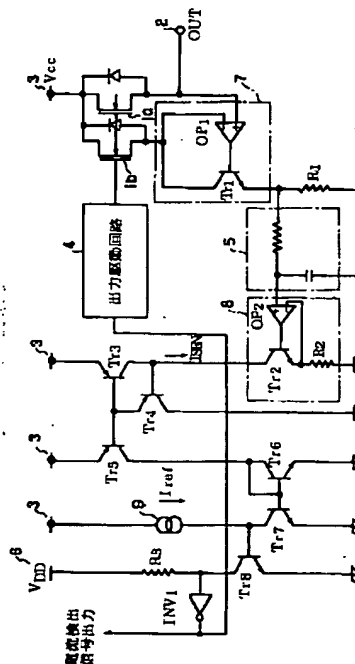
(74) 代理人 弁理士 吉田 研二 (外2名)

(54) 【発明の名称】 電流検出回路

(57) 【要約】

【課題】 パワーMOSの出力電流を高精度に検出する。

【解決手段】 パワーMOS 1 a に並列にセンスMOS 1 b を設け、フィードバック回路 7 により両MOSの端子間電圧を一定にする。また、センスMOS 1 b の出力端にローパスフィルタ 5 を設け、パワーMOS 1 a をPWM駆動した場合のリプル電流を除去する。ローパスフィルタ 5 の出力端に定電流回路 8 を設けてセンス電流 I_{SEN} を流し、電流ミラー回路 Tr 3、Tr 4、Tr 5 でミラーさせ、比較回路 Tr 6、Tr 7、Tr 8 で基準電流 I_{ref} と大小比較し、検出信号として出力する。電流で比較するためEMIノイズに強く、電流ミラーで複数の基準電流と容易に比較できるため高精度に出力電流を検出できる。



【特許請求の範囲】

【請求項1】 出力MOSに流れる電流を検出するための電流検出回路であって、

出力MOSに流れる電流を一定の比率でミラーするセンス用MOSと、

前記出力MOS及びセンス用MOSの端子間電圧を一定にするためのフィードバック回路と、

前記センスMOSの出力端に接続された電流検出抵抗と、

前記電流検出抵抗に並列に接続され前記電流検出抵抗と同値の抵抗を有する定電流回路と、

前記定電流回路に流れる電流をミラーさせ、基準電流と比較することにより検出信号を出力する比較回路と、を有することを特徴とする電流検出回路。

【請求項2】 請求項1記載の電流検出回路において、さらに、

前記電流検出抵抗と前記定電流回路間に、前記電流検出抵抗に生じるリップル電流を低減するためのローパスフィルタを有することを特徴とする電流検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は電流検出回路、特にドライバIC等に適用され、センスMOSを用いた電流検出回路に関する。

【0002】

【従来の技術】従来より、アクチュエータの駆動信号等を出力するドライバICの出力MOSに流れる電流を高精度に検出するための電流検出回路が知られている。

【0003】例えば、特開平7-113826号公報では、負荷電流を無損失で検出する半導体集積回路装置が提案されており、パワーMOSに流れる電流を一定の比率で小電流にミラーする電流センス用MOSを設け、このセンス用MOSに流れる電流をセンスMOSに接続されたセンス抵抗で検出する構成が開示されている。また、これら2つのMOSの端子間電圧を一定にするためのフィードバック回路を設け、センス用MOSにミラーされる電流を高精度で決定し、小電流を安定に流す構成も開示されている。

【0004】

【発明が解決しようとする課題】しかしながら、センス抵抗で小電流を検出するため、センス抵抗をある程度大きく設定しなければならず、EMIノイズ等の影響を受けやすい問題がある。もちろん、このノイズの影響を受けにくくするため単にセンス抵抗を小さく設定してしまうと、今度はセンス電圧の検出が困難となる問題が生じる。また、センス抵抗に製造時のバラツキがあると、検出精度が低下する問題もある。さらに、パワーMOSをPWM駆動する場合には、センスMOSを流れる小電流にリップルが発生し、このためセンス電圧が変動して高精度の電流検出が困難となる問題もある。

【0005】本発明は上記従来技術の課題に鑑みなされたものであり、その目的は、ノイズに強く、かつ高精度にパワーMOS（出力MOS）に流れる電流を検出することが可能な電流検出回路を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するために、第1の発明は、出力MOSに流れる電流を検出するための電流検出回路であって、出力MOSに流れる電流を一定の比率でミラーするセンス用MOSと、前記出力MOS及びセンス用MOSの端子間電圧を一定にするためのフィードバック回路と、前記センスMOSの出力端に接続された電流検出抵抗と、前記電流検出抵抗に並列に接続され前記電流検出抵抗と同値の抵抗を有する定電流回路と、前記定電流回路に流れる電流をミラーさせ基準電流と比較することにより検出信号を出力する比較回路を有することを特徴とする。

【0007】このように、センス抵抗の電圧を検出するのではなく、定電流回路により電圧／電流変換を行って電流値で基準電流と比較することにより、インピーダンスを低く抑えてノイズの影響を低減することができる。そして、定電流回路の抵抗値をセンス抵抗の抵抗値と同値することにより、センス抵抗のバラツキによる特性の変動をキャンセルすることができる。なお、電流ミラーにより基準電流とセンス電流を比較するので、複数の基準値とセンス電流を比較する際にも必要な数だけセンス電流をミラーさせればよいので、高精度の検出が可能となる。

【0008】また、上記目的を達成するために、第2の発明は、第1の発明において、さらに、前記電流検出抵抗と前記定電流回路間に、前記電流検出抵抗に生じるリップル電流を低減するためのローパスフィルタを有することを特徴とする。

【0009】このように、ローパスフィルタを設けてリップル成分を除去することにより、変動を防止して検出精度の低下を防ぐことができる。

【0010】

【発明の実施の形態】以下、図面に基づき本発明の実施形態について説明する。

【0011】図1には本実施形態の回路図が示されている。1aは電源Vcc3に接続されているパワーMOS（出力MOS）であり、出力端子2からアクチュエータなどに制御信号を出力する。車両に搭載される場合には、このVccはバッテリー電源である。また、1bはパワーMOS1aと並列に接続されたセンスMOSであり、パワーMOS1aとのサイズ比はN：1である。パワーMOS1aとセンスMOS1bのゲート端子には出力駆動回路4が接続されており、所定のPWM駆動信号をゲート端子に供給する。なお、パワーMOS1aがN型の場合には、昇圧回路等を用いて電源電圧Vccより高い電圧までゲート電圧を上げる働きもする。パワーM

OS1aの出力端はオペアンプOP1の非反転入力端子に接続され、センスMOS1bの出力端はOP1の反転入力端子及びトランジスタTr1のコレクタ端子に接続される。OP1の出力端はTr1のベース端子に接続されており、OP1とTr1でフィードバック回路7を構成する。このフィードバック回路7により、パワーMOS1aとセンスMOS1bの端子間電圧を一定に維持してセンスMOS1bに流れる電流を高精度に決定できる。そして、Tr1のエミッタ端子には電流検出抵抗R1が接続される。

【0012】従来においては、この電流検出抵抗の端子間電圧を検出することによりパワーMOSに流れる電流を検出していたため、ノイズ等の影響を受けやすく、また、パワーMOS1aをPWM駆動した場合にはリップルによりセンス抵抗の端子間電圧が変動する問題もあった。そこで、本実施形態では、以下のような回路構成を新たに追加している。

【0013】すなわち、Tr1のエミッタ端子と抵抗R1間に抵抗とキャパシタからなるローパスフィルタ5を設け、抵抗R1に流れる電流のリップルを抑制して平滑化する。また、ローパスフィルタ5の出力端はオペアンプ2の非反転入力端子に接続され、OP2の出力端はトランジスタTr2のベース端子に接続されている。Tr2のコレクタ端子はトランジスタTr3を介して電源Vcc3に接続され、エミッタ端子は抵抗R1と同値の抵抗R2及びOP2の反転入力端子に接続されている。これらOP2、Tr2及び抵抗R2は定電流回路8を構成しており、抵抗R2は抵抗R1と同値であるので、出力電流の1/Nのセンス電流ISENがTr2のコレクタ電流として流れることになる。そして、このコレクタ電流であるセンス電流ISENを基準電流Irefと比較することにより、出力電流の大きさを検出する。具体的には、センス電流ISENをトランジスタTr3、Tr4、Tr5で構成される電流ミラー回路によりミラーさせ、トランジスタTr6にセンス電流ISENを供給する。Tr6のベース端子はトランジスタTr7のベース端子に接続され、Tr7のコレクタ端子には基準電流Irefを流す定電流源9及びトランジスタTr8のベース端子に接続されている。また、Tr8のコレクタ端子にはロジック電源であるVDD(5V)6が接続されている。従って、

Iref > ISENの場合には、Tr7のベース電流が小さいため基準電流IrefによりTr8がON駆動されてそのコレクタ電位がインバータINV1を介して検出信号(Hi)として出力され、一方Iref < ISENの場合にはTr7にIrefが流れるためTr8がOFFし、VDDの反転電位が検出信号(Low)として出力される。そして、検出信号は図示しない制御CPUに供給され、この検出信号に基づいてCPUは出力駆動回路に制御信号を出力し、パワーMOS1aの出力電流を調整する。

10 【0014】このように、本実施形態では、定電流回路(OP2、Tr2及びR2)と電流ミラー回路を用いた比較回路(Tr3、Tr4、Tr5、Tr6、Tr7、Tr8、INV1)で電流値を比較することによりパワーMOSの出力電流を検出しているので、従来に比べてノイズの影響を低減することができる。また、抵抗R1とR2を同一抵抗としているので、IC化した場合の製造時のバラツキによる特性変動(抵抗値の変動)をキャンセルできる。

【0015】さらに、本実施形態では、電流ミラー回路を用いてセンス電流ISENをミラーさせて基準電流と比較しているので、複数の基準電流と比較する場合にも、Tr5に相当するトランジスタをTr5-1、Tr5-2・・・と複数設けて必要なだけセンス電流をミラーさせて複数の基準電流Iref-1、Iref-2・・・と比較することができ、これにより高精度に出力電流を検出できる利点もある。

【0016】なお、本実施形態ではバイポーラ回路を用いて構成したが、CMOS回路やBiCMOS回路を用いて構成することができるのは言うまでもない。

30 【0017】

【発明の効果】以上説明したように、本発明によれば、ノイズの影響を抑制してパワーMOS(出力MOS)の出力電流を高精度に検出することができる。

【図面の簡単な説明】

【図1】 本発明の実施形態の回路図である。

【符号の説明】

1a パワーMOS(出力MOS)、1b センスMOS、3 パワー電源、4 出力駆動回路、5 ローパスフィルタ、6 ロジック電源、7 フィードバック回路、8 定電流回路。

【図1】

